

PAT-NO: JP403228334A

DOCUMENT-IDENTIFIER: JP 03228334 A

TITLE: SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

PUBN-DATE: October 9, 1991

INVENTOR-INFORMATION:

NAME

YAMAMOTO, MICHIIKO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
CASIO COMPUT CO LTD	N/A

APPL-NO: JP02022264

APPL-DATE: February 2, 1990

INT-CL (IPC): H01L021/321, H01L021/60 , H01R004/04 , H05K003/32

US-CL-CURRENT: 29/827, 438/614 , 438/FOR.343 , 438/FOR.372

ABSTRACT:

PURPOSE: To obtain semiconductor devices capable of stable connection, excellent in connection reliability, and capable of secure connection even with the pitch of bump electrodes micronized by forming a recess wholly surrounded by the side edge of a bump electrode at the top face of a bump electrode.

CONSTITUTION: A recess 19 wholly surrounded by the side edge of a bump electrode 16 is formed at the top face of the bump electrode 16. The bump electrode 16 of a semiconductor device 10 is connected to a connection terminal 21 through intermediary of a continuity adhesive 22 between the semiconductor device and the connection terminal 21. For example, the above-mentioned continuity adhesive 22, a mixture of an insulative adhesive 23 and continuity corpuscles 24, is an anisotropic conductive adhesive which shows conductivity in the thickness direction only in a bonded state, but insulation in the facial direction. The insulative adhesive 23 is preferably of a hot-melt type belonging to a thermal fusion type consisting of thermoplastic resin, but may be of another type consisting of thermosetting resin set after once fused upon thermocompression bonding.

COPYRIGHT: (C)1991,JPO&Japio

THIS PAGE BLANK (USPTO)

⑫ 公開特許公報 (A)

平3-228334

⑬ Int.Cl.⁵

H 01 L 21/321

21/60

H 01 R 4/04

// H 05 K 3/32

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)10月9日

3 1 1 Q

6918-5F

2117-5E

B 6736-5E

6940-5F

H 01 L 21/92

審査請求 未請求 請求項の数 2 (全6頁)

C

⑮ 発明の名称 半導体装置およびその接続方法

⑯ 特 願 平2-22264

⑰ 出 願 平2(1990)2月2日

⑱ 発明者 山本 充彦 東京都青梅市今井3丁目10番地6 カシオ計算機株式会社
青梅事業所内

⑲ 出願人 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号

⑳ 代理人 弁理士 杉村 次郎

明細書

[従来の技術]

1. 発明の名称

半導体装置およびその接続方法

2. 特許請求の範囲

(1) パンプ電極の頂面に全周囲が前記パンプ電極の側縁部により囲まれた陥没部を形成したことを特徴とする半導体装置。

(2) パンプ電極の頂面に全周囲が前記パンプ電極の側縁部により囲まれた陥没部を形成した半導体装置と接続端子の間に導通用接着剤を介在させて、前記半導体装置のパンプ電極と前記接続端子を接続することを特徴とする半導体装置の接続方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は半導体装置の実装技術における半導体装置およびその接続方法に関する。

一般に、ICチップと基板を接続する接続方法としては、ICチップの一面に多数のパンプ電極を突出させて設け、この多数のパンプ電極を基板に配列された接続端子上に位置決めした上、熱圧着により各パンプ電極を溶融させて各接続端子に一度に接合するフェイスダウン方式が知られている。この接続方法では、パンプ電極を接続端子に接合した後、ICチップと基板の間に封止樹脂を流し込んで硬化させることにより、パンプ電極と接続端子の接合部分を保護するとともに、接合強度を確保する必要がある。しかし、上述した接続方法では、接合後にICチップと基板の間に封止樹脂を注入する際、気泡等の発生により一定量の封止樹脂を注入することが難しく、封止樹脂による封止が確実にできず、しかもその作業が非効率的であるという問題がある。

そこで、最近では、第11図に示すように、ICチップ1と基板2の間に異方導電性接着剤5を

介在させて、ICチップ1のバンプ電極3と基板2の接続端子4を接続する方法が検討されている。異方導電性接着剤5とは、絶縁性接着剤6中に導電性微粒子7を分散混合したものである。この異方導電性接着剤5を用いてICチップ1を基板2に接続する際には、異方導電性接着剤5を基板2の接続端子4上のみでなく、接続端子4間の基板2上にも被着し、この状態で基板2の接続端子4とICチップ1のバンプ電極3を異方導電性接着剤5を介在して熱圧着等により接合する。このとき、バンプ電極3と接続端子4の対向間に介在された絶縁性接着剤6は隣接する接続端子4間およびバンプ電極3間に流動し、互いに対向する接続端子4とバンプ電極3は導電性微粒子7を挟んで直接導電性微粒子7に接触する。この場合、各導電性微粒子が互いに導通しないよう充分に離間して分散されていれば、隣接する接続端子4または隣接するバンプ電極3は短絡することはない。すなわち、異方導電性接着剤5とは、接合状態において厚み方向には導電性を有するが、面方向子4の対向間から流れ出してしまうことがある。そのため、バンプ電極3と接続端子4は第12図に示すように、導電性微粒子7に直接接触せずに接合されてしまうことがあり、バンプ電極3と接続端子4の接続が不安定となり、確実な接続が得られないという問題がある。特に、上述した接続方法では、バンプ電極3および接続端子4のピッチが微細になればなるほど、導電性微粒子7がバンプ電極3と接続端子4の対向間から流れ出し易いので、より一層、接続が不安定となり、微細なピッチの接続が困難になるという問題がある。

この発明の目的は、安定した接続が図れ、接続信頼性に優れ、かつバンプ電極のピッチが微細化しても確実な接続が行なえる半導体装置およびその接続方法を提供することである。

【課題を解決するための手段】

この発明の半導体装置は、バンプ電極の頂面に全周囲が前記バンプ電極の側縁部により囲まれた

向には絶縁性を呈するものであり、導電性に方向性を有する接着剤ということである。したがって、この異方導電性接着剤5を用いた接続方法では、異方導電性接着剤5を基板2の接続端子4上に被着する際に、位置合わせが必要でないので、能率的に接続作業を行なうことができ、また接続端子4間にも絶縁性接着剤6が介在されるため、接合後に封止樹脂を充填しなくとも、接合強度を確保することができる。

【発明が解決しようとする課題】

しかしながら、上述した異方導電性接着剤5を用いたICチップ1の接続方法では、異方導電性接着剤5を介在させて基板2の接続端子4にICチップ1のバンプ電極3を熱圧着等により接合する際に、異方導電性接着剤5の絶縁性接着剤6が流動し、バンプ電極3と接続端子4の対向間から隣接するバンプ電極3間および隣接する接続端子4間に流れ出す。このとき、導電性微粒子7は絶縁性接着剤6の流動に伴ってバンプ電極3と接続

端子4の対向間から流れ出してしまうことがある。

また、この発明の接続方法は、上述した半導体装置と接続端子の間に導通用接着剤を介在させて、前記半導体装置のバンプ電極と前記接続端子を接続することである。

【作用】

この発明の半導体装置は、バンプ電極の頂面に全周囲がバンプ電極の側縁部により囲まれた陥没部を形成したので、例えば導通用接着剤等を介在して接続端子にバンプ電極を接続する際に、バンプ電極の陥没部内に導通用接着剤を抱き込むことができ、したがって安定した接続が図れ、接続信頼性を高めることができる。

また、この発明の接続方法によれば、半導体装置のバンプ電極と接続端子を対向させて接近させる際に、バンプ電極の頂面に形成された陥没部が導通用接着剤を抱き込むので、バンプ電極と接続端子の対向間にには、必ず導通用接着剤が介在することとなり、この導通用接着剤によりバンプ電極

と接続端子を接続することができ、したがって安定した接続が図れ、接続信頼性が良く、かつバンプ電極が微細ピッチ化しても、確実に接続することができる。

[実施例]

以下、第1図～第10図を参照して、この発明の一実施例を説明する。

まず、第3図～第10図を参照して、ICチップにバンプ電極を形成する場合について説明する。第3図に示すように、予め、ICチップ10上の所定箇所にアルミニウム等よりなるパッド電極11（図では2個のみを示すが、実際には多数個ある）をパターン形成するとともに、このパッド電極11の箇所を除くICチップ10の上面にバッジベーション膜12をパターン形成する。

この後、第4図に示すように、ICチップ10のバッジベーション膜12および各パッド電極11上に下地金属層13を真空蒸着またはスパッタリング等により被覆する。しかる後、第5図に

シングル電極16の上面をエッチングする。このエッチングは同図に点線で示すように、フォトレジスト17の開口部18の開口面積に応じて深さ方向および面方向にほぼ均等に進行して行く。これにより、バンプ電極16の上面に所望の大きさの陥没部19が形成される。この陥没部19の深さおよび大きさはフォトレジスト17の開口部18の開口面積およびエッチング時間によって決定される。例えば、開口部18の開口面積を狭く形成してエッチング時間を長くすれば、陥没部19は深くて狭い大きさに形成され、逆に開口部18の開口面積を広くしてエッチング時間を短くすれば、陥没部19は浅くて広い大きさに形成される。

最後に、第9図に示すように、フォトレジスト17およびメッキレジスト14を順に剥離し、かつバンプ電極16が設けられた箇所以外の下地金属層13をエッチングして除去すれば、陥没部19が形成されたバンプ電極16がICチップ10上に突出して形成される。この陥没部19はバンプ電極16の上面（頂面）16aに全周囲が

示すように、下地金属層13上にメッキレジスト14を所定の厚さで塗布し、このメッキレジスト14をフォトリソグラフィ法により露光して現像することにより、パッド電極11と対応する箇所のメッキレジスト14を除去して開口部15を形成する。そして、第6図に示すように、電解メッキ等により開口部15内の下地金属層13上にメッキ層を成長させて、銅、金、銀、半田等の金属よりなるバンプ電極16を形成する。この場合、バンプ電極16の高さはメッキレジスト14の厚さとほぼ同じであることが望ましいが、メッキレジスト14の厚さよりも薄くても、また厚くてもよい。

次に、第7図に示すように、メッキレジスト14およびバンプ電極16上にフォトレジスト17を塗布し、フォトリソグラフィ法によりパターニングして、バンプ電極16の上面にこれよりも小さい大きさの開口部18を形成する。この後、第8図に示すように、フォトレジスト17をフォトマスクとして、等方性エッチングによりバ

ンプ電極16の側壁部16bにより囲まれて形成されている。その形状は、フォトレジスト17の開口部18が四角形状に形成されていれば、第10図に示すように、ほぼ四角形状の凹部に形成され、また開口部18が円形状に形成されていれば、ほぼ半球状の凹部に形成される。なお、陥没部19の大きさおよび深さについては後述する。

次に、第1図および第2図を参照して、上述したICチップ10を基板20に接続する場合について説明する。

まず、第2図に示すように、予めICチップ10のバンプ電極16と対応する接続端子21がパターン形成された基板20上に導通用接着剤21を塗布する。この導通用接着剤22は、絶縁性接着剤23中に導通用散粒子24を混合してなり、接合状態において厚み方向には導電性を有するが、面方向には絶縁性を呈する異方導電性接着剤である。絶縁性接着剤23としては、熱可塑性樹脂よりなる熱溶融型に属するホットメルト型の

ものが望ましいが、これに限られず、後述する熱圧着時に一度溶融した後に硬化する熱硬化性樹脂よりもなるものでもよい。また、導通用微粒子24としては、金、銀、銅、ニッケル、アルミニウム等の金属粒子、またはカーボン粒子、あるいは無機、有機等の絶縁性粒子の表面に導電膜を形成した導電性微粒子等であるが、これ以外のもととして、上述した導電性微粒子の外周面を電気的に隔離する樹脂層で覆い、熱圧着時に厚み方向の樹脂層が破壊されて導電面が露出し、かつ面方向の樹脂層は破壊されずにそのまま残存するものでもよい。いずれにおいても、導通用微粒子24はその直径が10μm程度の大きさである。

次に、導通用接着剤22を介在させて基板20上にICチップ10を上下反転させて配置し、第2図に示すように、ICチップ10のバンプ電極16と基板20の接続端子21を対向させて位置決めする。この場合、バンプ電極16に形成された陥没部19の大きさは、導通用接着剤22の導通用微粒子24を複数個抱え込める大きさであ

る。絶縁性接着剤23中に混合できるので、陥没部19は数多くの導通用微粒子24を抱き込むことができる。

そして、バンプ電極16と接続端子21が更に接近して、第1図に示すように接触する際には、余分な絶縁性接着剤23は陥没部19内から押し出されるが、陥没部19内に抱き込まれた導通用微粒子24は陥没部19内から流れ出すことがなく陥没部19内に残る。そのため、バンプ電極16と接続端子21の間には必ず導通用微粒子24が存在することとなり、この導通用微粒子24によりバンプ電極16と接続端子20が接続される。したがって、バンプ電極16と接続端子20の安定した接続が図れ、接続信頼性を高めることができ、かつバンプ電極16のピッチが微細化しても、バンプ電極16の陥没部19が導通用微粒子24を逃さないので、確実に接続することができる。

なお、この発明は上述した実施例に限定されるものではない。例えば、陥没部19の大きさは、

る。例えば、バンプ電極16のピッチが微細(80~100μm程度)であれば、バンプ電極16が40~50μm程度となるので、陥没部19の大きさは30~40μm程度に形成される。また、陥没部19の深さは導通用微粒子24の直径(10μm程度)とほぼ同じであることが望ましいが、それより浅くてもよい。

この後、バンプ電極16と接続端子21を対向させた状態で熱圧着すると、導通用接着剤22の絶縁性接着剤23は熱圧着時の熱により溶融して流動可能な状態となり、バンプ電極16と接続端子21の接近により、その対向間から隣接するバンプ電極16間および隣接する接続端子21間に流れ出す。このとき、バンプ電極16の下では、絶縁性接着剤23中に混合された導通用微粒子24が複数個(第1図では2個であるが、実際には2個以上)陥没部19内に抱き込まれる。特に、導通用接着剤22として、導電性微粒子の外周面が樹脂層で覆われた導通用微粒子24を用いた場合には、導通用微粒子24を相互に密接させ

導通用接着剤22の導通用微粒子24を複数個抱え込める大きさに形成する必要はなく、最低1個の導通用微粒子24を抱え込める程度の大きさであってもよい。接続端子21は必ずしも基板20に設けられたものに限らず、TAB方式のテープキャリア等のように基板20から突出したフィンガリード等であってもよい。

【発明の効果】

以上詳細に説明したように、この発明の半導体装置によれば、バンプ電極の頂面に全周囲がバンプ電極の側縁部により囲まれた陥没部を形成したので、例えば導通用接着剤等を介在して接続端子にバンプ電極を接続する際に、バンプ電極の陥没部内に導通用接着剤を抱き込むことができ、したがって安定した接続が図れ、接続信頼性を高めることができる。

また、この発明の接続方法によれば、半導体装置のバンプ電極と接続端子を対向させて接近させる際に、バンプ電極の頂面に形成された陥没部が

導通用接着剤を抱き込むので、バンプ電極と接続端子の対向間には、必ず導通用接着剤が介在することとなり、この導通用接着剤によりバンプ電極と接続端子を接続することができ、したがって安定した接続が図れ、接続信頼性が良く、かつバンプ電極が微細ピッチ化しても、確実に接続することができる。

続した状態の断面図である。

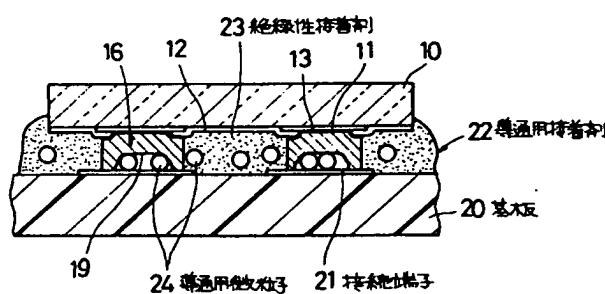
10 …… ICチップ、 16 …… バンプ電極、
16a …… バンプ電極の上面（頂面）、 16b ……
… バンプ電極の側壁部、 19 …… 陥没部、 21 ……
… 接続端子、 22 …… 導通用接着剤、 23 …… 絶
縁性接着剤、 24 …… 導通用微粒子。

4. 図面の簡単な説明

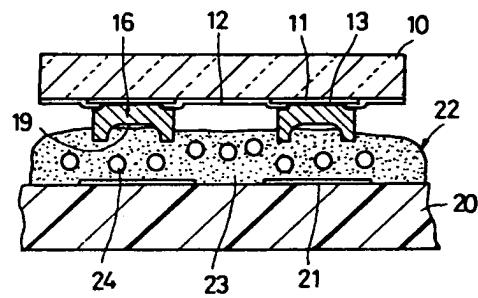
第1図～第10図はこの発明の一実施例を示し、第1図は導通用接着剤を介在させてICチップを基板に接続した状態の断面図、第2図は導通用接着剤を介在させてICチップを基板に熱圧着する状態を示す断面図、第3図～第9図は陥没部を有するバンプ電極をICチップに形成する工程を示す各断面図、第10図はバンプ電極が形成されたICチップの要部平面図、第11図および第12図は従来例を示し、第11図は異方導電性接着剤を介在してICチップを基板に接続する状態を示す断面図、第12図はICチップを基板に接

特許出願人 カシオ計算機株式会社

代理人弁理士 長南満郎男



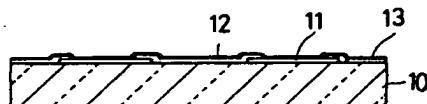
第1図



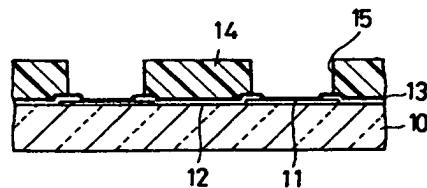
第2図



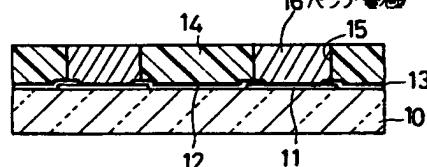
第3図



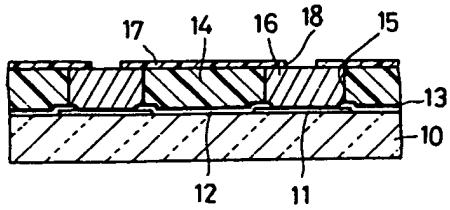
第4図



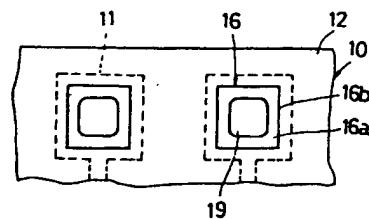
第5図



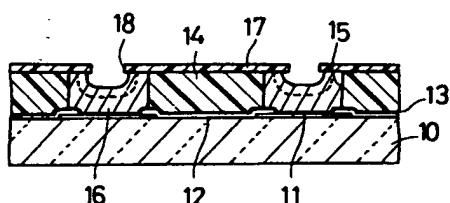
第6図



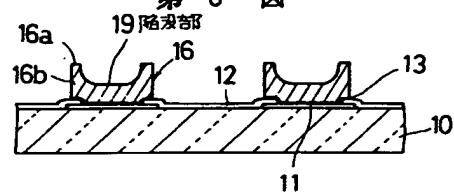
第 7 図



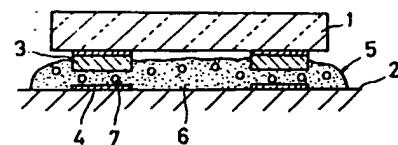
第 10 図



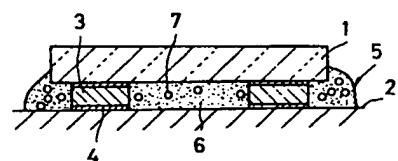
第 8 図



第 9 図



第 11 図



第 12 図